

CMOS integrovaný širokopásmový LNA zosilňovač s jedným vstupom - teoretické aspekty a simulačná fáza návrhu

Maceková Ľudmila · Elektrotechnika

22.07.2013



Príspevok sa v dvoch častiach na pokračovanie venuje návrhu zosilňovača, ktorý je orientovaný na budúcu realizáciu v technológii 0,35 μm SiGe BiCMOS rakúskej firmy AMS. Teoretické podklady a simulácie obvodovej štruktúry s viac alebo menej ideálnymi komponentmi sú nevyhnutnou súčasťou návrhu integrovaného obvodu, a teda aj predmetom nasledujúceho textu. Návrh obvodových štruktúr, uvedený v budúcej druhej časti, ako aj simulácie, boli uskutočnené v softvérovom balíku ICstudio (Mentor Graphics). Uvedené budú aj výsledky simulácií a ich porovnanie s hodnotami parametrov publikovanými v literatúre.

1. Úvod

Nízkošumové zosilňovače (LNA - Low Noise Amplifier) sú vstupnými obvodmi RF (rádiofrekvenčných) prijímačov v rôznych oblastiach telekomunikácií (v oblasti prijímu satelitného, mobilného telefónneho, televízneho, ako aj ich hybridov, v monitorovacích systémoch, UWB systémoch a pod.). Technológie výroby integrovaných LNA spĺňajú súčasne niekoľko náročných požiadaviek kladených na tieto obvody, a to okrem iného požiadavku na zosilnenie aj prísnu požiadavku na vlastný nízky šum zosilňovačov. Vo vysokofrekvenčnej a ultravysokofrekvenčnej oblasti spomínaných telekomunikačných technológií je totiž pri prijíme pomer signálu a šumu relatívne veľmi nepriaznivý.

Táto práca vznikla v rámci vývoja kompletných systémov spracujúcich UWB-radarové signály (UWB - Ultra WideBand - ultraširokopásmový), z čoho vyplýva aj požiadavka na širokopásmovosť zosilňovača (orientačne v pásme 6 až 8,5 GHz) a nízky príkon s napájaním -3,3V. Pri návrhu sa zároveň orientujeme na 0,35 μm SiGe BiCMOS technológiu rakúskej firmy AMS, ktorá má v portfóliu okrem iného výrobu tzv. zákaznických špecializovaných integrovaných obvodov (Application-Specific Integrated Circuits- ASIC). Pre realizáciu mikroelektronických obvodových štruktúr sa v tejto technológii využívajú ako FET (Field Effect Transistors - tranzistory riadené polom - typu MOS, s dĺžkou kanála 0,35 μm), tak bipolárne tranzistory, a tiež pasívne prvky na jednom chipe. Softvérový dizajnérsky nástroj ICstudio od spoločnosti Mentor Graphics, ktorý využívame, obsahuje aj knižnice modelov firmy AMS.

V prvej časti príspevku je definovaný základný elektronický prvok navrhovaného nesymetrického zosilňovača, t. j. tranzistor MOS-FET, jeho mikroštruktúra a parametre. Druhá časť opisuje teoretické analytické vlastnosti základných zapojení zosilňovača, ktoré sa stali súčasťou výsledného návrhu. V ďalšej časti je uvedený návrh zapojenia zosilňovača, ako perspektívneho kandidáta na budúcu mikrovrstvovú realizáciu v 0,35 μm CMOS technológii. Ako súčasť tohto návrhu sú uvedené aj výsledky simulačných analýz navrhnutého obvodu uskutočnených v programe IC Flow od spoločnosti Mentor Graphics. V dokumente je nakoniec uvedené porovnanie týchto simulovaných výsledkov s výsledkami iných návrhov publikovaných v literatúre a krátky záver.

2. Tranzistory MOS-FET a ich vlastnosti

A. Terminológia

MOS-FETs (Metal Oxide Semiconductor Field Effect Transistor) sú tranzistory riadené elektrickým poľom, čiže napätím, nie prúdom. Majú vodivý kanál tvorený len jedným typom nosičov, prečo sa označujú ako unipolárne. Riadiacu elektródu – hradlo majú od vodivého kanála (vytvoreného v polovodivom substráte) oddelenú dielektrikom realizovaným v podobe oxidu napr. kremíka (vrstvy Metal, Oxid, Semiconductor – MOS). Rozlišujeme kanál typu n alebo p podľa typu elektrických nosičov, a anglické názvy prívodov, resp. hlavných oblastí sú: Source (S), Drain (D) a Gate (G). Je istá analógia medzi názvami vývodov FET a bipolárnych tranzistorov (Source – emitor, Drain – kolektor), ktorá sa často prenáša aj do textového jazyka.

MOS-tranzistory sú základným stavebným prvkom viacerých technológií výroby integrovaných obvodov (IC – Integrated Circuit). V istej fáze vývoja polovodičových štruktúr bola prelomovou technológia CMOS (Complementary MOS), v ktorej sú obvody tvorené tranzistormi s oboma typmi vodivých kanálov (N, P), čiže tzv. komplementárnymi tranzistormi. Podľa spôsobu riadenia prúdu vodivého kanála, ktorý však súvisí aj s mikroštruktúrou kanála, sa MOSFET-y delia na tranzistory pracujúce v ochudobňovacom (depletion) alebo v obohacovacom (enhancement) móde, takže máme štyri kombinácie tranzistorov: MOSFET v obohacovacom móde s kanálom typu n alebo p, a MOSFET v ochudobňovacom móde s kanálom typu n alebo p.

Na znižovanie odporu kanálu boli vyvinuté technológie usporiadania označované ako V-MOS (Vertical MOS) tranzistory. Znižovanie odporu sa dá dosiahnuť aj paralelným zapojením tranzistorov. Keďže paralelnou kombináciou MOSFET tranzistorov sa neznižuje vstupný odpor, stále si obvod zachová galvanické oddelenie vstupu od výstupu. Ďalšou možnosťou zníženia odporu kanála je skracovanie dĺžky kanála (L – Length), resp. rozširovanie šírky kanála (W – Width).

B. Ochudobňovací a obohacovací mód tranzistora

Ochudobňovací mód je založený na existencii kanála obohateného o voľné nosiče, čo zabezpečí, že tranzistor je vodivý aj pri nulovom napätí na elektróde G (prúd I_{DSS} – jeden z parametrov tranzistora), správnejšie – medzi elektródami G, S. Kanál sa postupne uzatvára zvyšovaním napätia U_{GS} s polaritou súhlasnou s vodivosťou kanála (oblasť sa ochudobňuje o voľné nosiče, prúd I_{DS} sa zmenšuje), až sa celkom uzavrie

pri prahovom napätí U_p .

Pri obohacovacom móde nie je v substráte vytvorený vodivý kanál bez priloženého napätia U_{GS} . Volné nosiče vytvárajúce kanál majú dostatočnú koncentráciu a začnú viesť prúd až pri prahovom napätí $U_{GS} = U_T$, a prúd ďalej narastá pri zvyšujúcom sa napätí U_{GS} smerom k vyšším hodnotám, ale opačnej polarite, než je vodivosť kanála. Pri oboch módoch činnosti MOSFET pri danom napätí U_{GS} prúd I_{DS} v kanáli narastá s rastúcou hodnotou U_{DS} (ohmická oblasť na Obr.2) až do stavu saturácie, kedy sa už I_{DS} mení iba nepatrne (oblasť aktívna, zosilňovacia, s veľkým výstupným odporom pri zapojení CS - Common Source, spoločný emitor).

Z konštrukcie MOS-FET tranzistora možno pozorovať, že elektródy D a S sú zameniteľné a vlastnosti v takomto zapojení sú veľmi podobné. P-kanálové tranzistory v obohacovacom režime sú technologicky najjednoduchšie, no najrozšírenejšie sú tranzistory s kanálom typu n, pretože pohyblivosť elektrónov je oveľa väčšia ako pohyblivosť dier. Pri rovnakých napätiach na elektródach potečie tranzistorom s kanálom typu n približne dvojnásobne veľký prúd oproti tranzistorom s kanálom typu p [1].

C. Parametre tranzistora MOS-FET

Konduktivita K_n , K_p (conduction parameter)

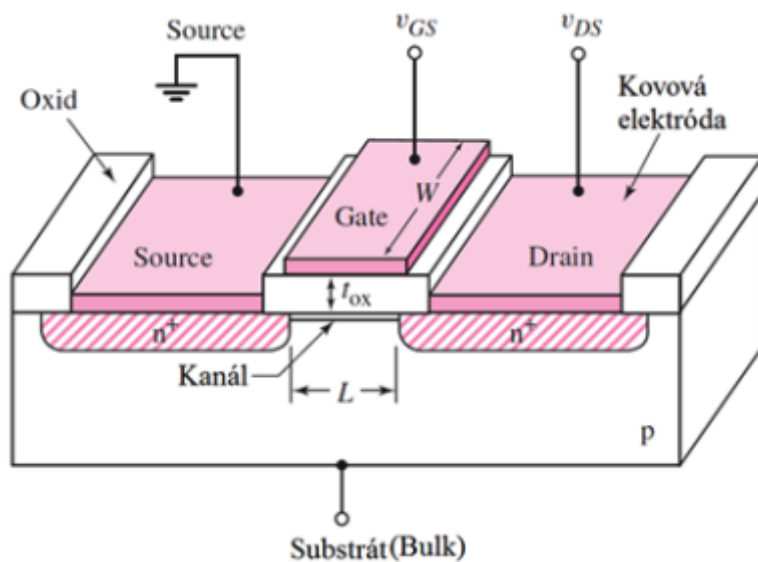
Konduktivita ovplyvňuje zisk tranzistora, preto sa tiež označuje ako faktor zisku (gain factor). Konduktivita je závislá od elektrických a geometrických parametrov tranzistora (Obr. 1) [1]:

$$K_n = \frac{W\mu_n C_{ox}}{2L}, \quad K_p = \frac{W\mu_p C_{ox}}{2L} [A/V^2] \quad (1)$$

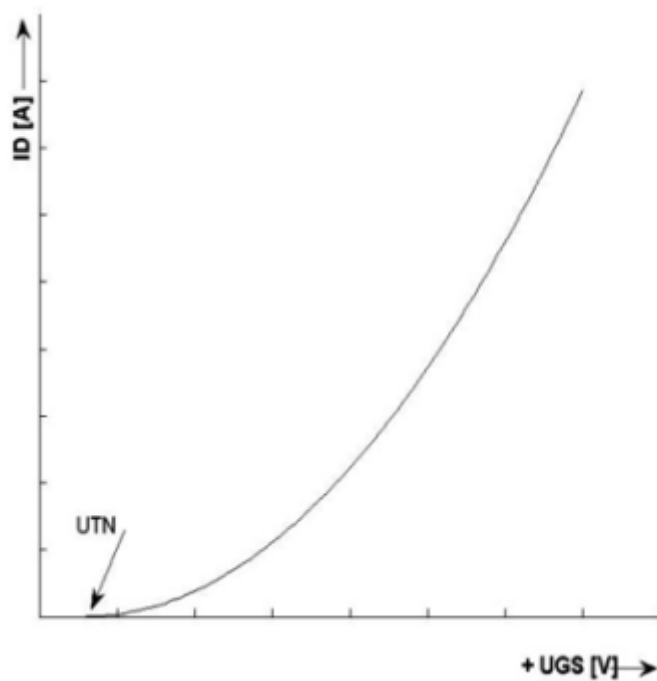
kde μ_n , μ_p je pohyblivosť elektrónov resp. dier [m^2/Vs], W - šírka kanála [m], L - dĺžka kanála [m]. C_{ox} - kapacita oxidu na jednotku plochy je daná vzťahom:

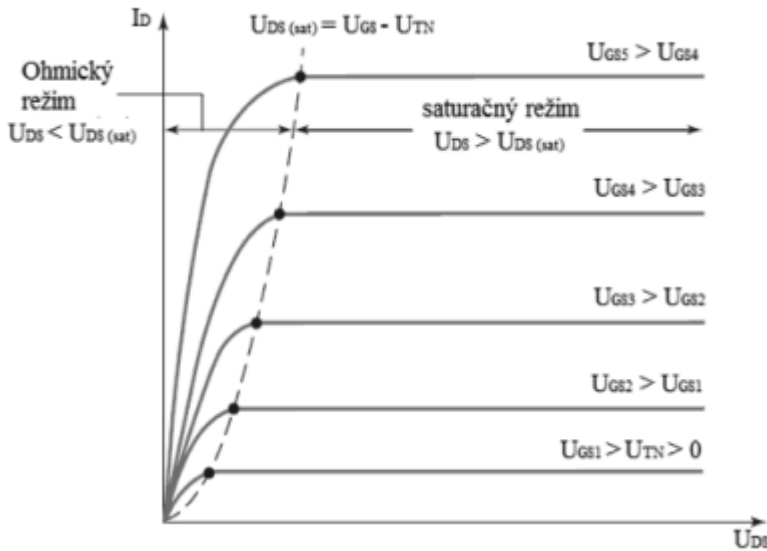
$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} [F/m^2] \quad (2)$$

kde ϵ_{ox} je permitivita oxidu [Fm^{-1}] a t_{ox} - hrúbka oxidu [m]. Parametre μ_n , μ_p a C_{ox} sú konštanty technológie výroby, a nie je možné ich ovplyvňovať. Pre dosiahnutie požadovaných volt-ampérových charakteristík je možné meniť W alebo/a L .



Obr. 1 Prierez n -kanálového MOSFET tranzistora v obohacovacom móde [1], W -šírka kanála, L -dĺžka kanála





Obr. 2 Charakteristiky MOS-FET tranzistora v obohacovacom režime s kanálom typu n s vyznačením oblastí rôznych pracovných režimov [1]

Okamžitý prúd tranzistorom i_D (prúd vodivého kanála napr. typu n medzi D a S) v saturačnom režime za podmienky $u_{GS} > U_{TN}$, je:

$$i_D = K_n(u_{GS} - U_{TN})^2 \quad (3)$$

kde u_{GS} je napätie medzi G a S. Zároveň môžeme povedať, že i_D je zložený z jednosmernej I_{DQ} (jednosmerný prúd v nastavenom kludovom pracovnom bode Q) a časovo premenlivej prírastkovej zložky Δi_D :

$$i_D = I_{DQ} + \Delta i_D \quad (4)$$

Pri malom striedavom signáli zložku Δi_D môžeme potom vyjadriť:

$$\Delta i_D = \frac{\delta i_D}{\delta u_{GS}} \Delta u_{GS} = 2K_n(u_{GS} - U_{TN}) \Delta u_{GS} \quad (5)$$

kde Δu_{GS} je prírastková hodnota napätia medzi G a S [3]. Pri zapojení tranzistora so spoločným emitorom (zapojenie CS) pomer výstupného prúdu a vstupného napätia $\Delta i_D / \Delta u_{GS}$ vyjadruje tzv. transkonduktanciu g_m v jednotkách [A/V], čo je ďalší z parametrov FET, závislý na doteraz spomenutých technologických parametroch a na nastavení pracovného bodu Q:

$$g_m = \left. \frac{\Delta i_D}{\Delta u_{GS}} \right|_{u_{GS}=U_{GSQ}} = 2K_n(U_{GSQ} - U_{TN}) \quad (6)$$

Výstupný odpor tranzistora v zapojení CS v okolí pracovného bodu U_{GSQ} je potom

$$r_0 = \left. \frac{\Delta u_{DS}}{\Delta i_D} \right|_{u_{GS}=U_{GSQ}} \quad (7)$$

3. Zosilňovač

Zosilňovač je aktívna nelineárna dvojbrána, ktorá umožňuje zvyšovať energetickú úroveň signálu (napätie, alebo/a prúd). Zosilňovače môžu byť navrhnuté pomocou

rôzne zložitých schém – od jednostupňových po viacstupňové, pričom jednotlivé stupne v nich sú radené do kaskády, prípadne so zaradením rôzne zložitých, a rôzne pripojených spätnoväzobných obvodov. Stupne v kaskáde môžu byť navzájom oddelené jednoduchými alebo zložitejšími oddelovacími obvodmi. Oddelovacie obvody umožňujú nastaviť pracovný bod každého stupňa osobitne, a zároveň môžu upravovať šírku frekvenčného pásma celkového zapojenia. Jednotlivé stupne môžu byť navrhnuté opäť pomocou rôzne zložitého zapojenia, tvoreného jedným alebo aj viacerými tranzistormi.

Tranzistory, ktoré ako aktívne prvky tvoria základ zosilňovačov, a ktoré majú vždy 3 vývody, sú v zosilňovačoch zapojené ako dvojbrány (štvpóly), čo znamená, že vždy jeden vývod je v zapojení spoločný pre vstupnú aj pre výstupnú bránu. Podľa použitia spoločnej elektródy má tranzistorové zapojenie z dôvodu samotnej vnútornej štruktúry tranzistora, a zároveň z dôvodu nastavenia pracovného bodu, rôzne vlastnosti (napätové zosilnenie, vstupný a výstupný odpor, medzná frekvencia a pod.), ktoré ho predurčujú pre rôzne úlohy v zložitých zapojeniach viacstupňových alebo viactranzistorových zosilňovačov (ako zosilňovač prúdu – len pri bipolárnych tranzistoroch, zosilňovač napätia, impedančný menič a pod.)

A. Parametre zosilňovačov

V tejto časti budú v krátkosti opísané definície podstatných vlastností zosilňovačov, ktorých hodnoty budú v rámci simulácií pri návrhu nášho LNA vyhodnocované.

Štvorpólové S-parametre

S-parametre (S – Scattering – rozptyl; zvykne sa hovoriť aj rozptylové parametre) sú jednou zo skupín štvorpólových parametrov, vyjadrujúcich vzťahy medzi vstupnými a výstupnými napätiami, resp. prúdmi štvorpólov. S-parametre sa často využívajú pri posudzovaní vlastností zosilňovačov rádiokvencných signálov.



Obr. 3 Obvod ako dvojbrána (štvpól) so zdrojom signálu a záťažou. Ilustrácia postupujúcich a odrazených napätových vln.

Veličiny a_1 , a_2 , b_1 , b_2 na Obr. 3 predstavujú vstupujúce a vystupujúce signály (napätové vlny) vzhľadom k bránam štvorpólu, pričom a_1 je signál vstupujúci do zosilňovača, b_1 je časť signálu odrazená od vstupu, b_2 je výstupný signál a a_2 je signál odrazený od záťaže Z_L pripojenej k výstupnej bráne štvorpólu. Vzťahy medzi napätiami týchto signálov sú nasledovné:

$$b_1 = s_{11}a_1 + s_{12}a_2 \quad (8)$$

$$b_2 = s_{21}a_1 + s_{22}a_2 \quad (9)$$

Ak štvorpól má charakteristickú impedanciu napr. Z_0 (najčastejšie 50Ω) a zdroj signálu aj záťaž majú impedancie rovné Z_s resp. Z_L , potom jednotlivé s – parametre,

vzhľadom k rovniciam (8), (9) možno definovať pomocou nasledujúcich pomerov za príslušných podmienok:

$$s_{11} = \frac{b_1}{a_1} \Big|_{a_2=0} \quad (10)$$

vstupný koeficient odrazu pri prispôsobenej záťaži ($Z_L=Z_0$)

$$s_{12} = \frac{b_1}{a_2} \Big|_{a_1=0} \quad (11)$$

spätný napäťový prenos pri prispôsobenom vstupe štvorpólu ($Z_S=Z_0$)

$$s_{21} = \frac{b_2}{a_1} \Big|_{a_2=0} \quad (12)$$

dopredný napäťový prenos pri prispôsobenej záťaži ($Z_L=Z_0$)

$$s_{22} = \frac{b_2}{a_2} \Big|_{a_1=0} \quad (13)$$

výstupný koeficient odrazu pri prispôsobenom vstupe štvorpólu ($Z_S=Z_0$)

Jednotlivé s-parametre majú všeobecne komplexný charakter a frekvenčnú závislosť, ktorú možno výhodne znázorniť v polárnom tvare pomocou Smithovho diagramu, a následne ľahko vizuálne vyhodnotiť. Často sa používajú v decibelovej miere (t.j. $20\log |s_{ij}|$, kde $|s_{ij}|$ je absolútna hodnota niektorého z vyššie uvedených komplexných parametrov). Pri znalosti niektorej zo sústav štvorpólových parametrov je možné pomocou nich určiť viaceré vlastnosti zapojenia so štvorpólom, ako je vstupná a výstupná admitancia, činiteľ odrazu, zisk, resp. útlm, a pod. [3]. Konkrétne napr. vstupný činiteľ odrazu štvorpólu Γ_{in} pomocou s-parametrov:

$$\Gamma_{in} = s_{11} + \frac{s_{12}s_{21}}{1-s_{22}\Gamma_L} \quad (14)$$

kde Γ_L je činiteľ odrazu na záťaži, vstupná admitancia:

$$Y_{in} = Y_0 + \frac{1-\Gamma_{in}}{1+\Gamma_{in}} \quad (15)$$

kde $Y_0 = 1/Z_0$ je charakteristická admitancia, voči ktorej sú definované parametre s, a napäťové zosilnenie:

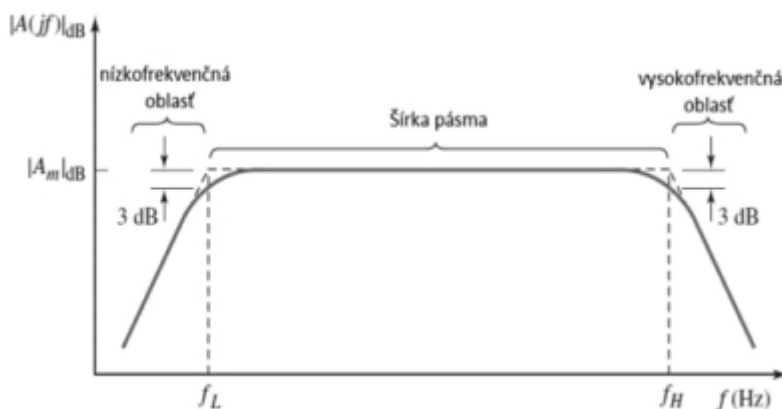
$$A_u = \frac{s_{21}(1+\Gamma_L)}{(1-s_{22}\Gamma_L)(1+s_{11})} \quad (16)$$

Všetky tieto parametre, samozrejme, závisia od vnútorného zapojenia obvodu, ako bude uvedené nižšie.

Šírka pásma a ekvivalentné schémy zosilňovačov

Šírka pásma je rozsah frekvencií, v ktorých zosilňovač pracuje. Tento rozsah je ohraničený dolnou (f_L) a hornou (f_H) medznou frekvenciou, pri ktorých je pokles zosilnenia o 3dB oproti maximálnej hodnote (Obr. 4). Pri UWB radaroch sa pásmo

určuje v rozmedzí 10 dB-poklesov zosilnenia oproti maximu.



Obr. 4 Frekvenčné pásmo zosilňovača [1]

V nízkofrekvenčnej oblasti sledujeme nárast zosilnenia s frekvenciou ako efekt väzobných a filtračných kapacitorov. Nad hraničnou frekvenciou f_H zosilnenie klesá v dôsledku prejavujúcich sa parazitných kapacít v obvode a v štruktúre prvkov. V strednom pásme sa väzobné a blokovacie kapacitory prejavujú ako skrat a parazitné kapacitory ako rozpojený obvod, a zisk má približne konštantnú hodnotu. Na základe frekvenčnej oblasti, ktorú chceme skúmať, môžeme podľa toho použiť rôzne náhradné ekvivalentné schémy analyzovaného obvodu. Tie obsahujú príslušné parametre komponentov, zodpovedajúce danej frekvenčnej oblasti [1]:

- Ekvivalentná schéma ako aj rovnice pre nízkofrekvenčnú oblasť ($f < f_L$) obsahujú väzobné a blokovacie kapacitory. Parazitné kapacitory sú považované za rozpojený obvod. Zisk v tejto oblasti sa s narastajúcou frekvenciou blíži k hodnote zisku stredného pásma, t.j. stavu, keď väzobné a blokovacie kapacitory predstavujú skrat.
- Ekvivalentná schéma pre zvolené (stredné) pracovné frekvenčné pásmo neobsahuje kapacitory. Vázobné a blokovacie kapacitory sú nahradené skratom, parazitné – rozpojeným obvodom.
- Vysokofrekvenčná (vf) oblasť je analyzovaná pomocou vf náhradnej schémy, v ktorej väzobné a blokovacie kapacitory opäť predstavujú skrat, a ktorá obsahuje príslušné parazitné kapacity ako súčasti vysokofrekvenčných modelov prvkov. Zisk v tejto oblasti sa s klesajúcou frekvenciou blíži k hodnote zisku v strednej oblasti, kde kapacitory vf modelov predstavujú rozpojený obvod. Frekvenciu f_H získame z rovnice pre jednotkový prúdový zisk z vf schémy pri výstupe nakrátko [1].

Pri jednosmerných podmienkach (napr. nastavenie kludového pracovného bodu) všetky kapacitory sa považujú za rozpojený obvod. Počítačové analýzy umožňujú zohľadňovať všetky kapacitory obvodu a produkujú vernejší výsledok oproti pri manuálnej analýze, no ani počítačová analýza neumožňuje zohľadniť úplné správanie sa reálnych prvkov [1].

Šum; šumové číslo

Šum je nežiadúca zmena signálu spôsobená náhodným pohybom nosičov náboja v elektronických prvkoch, generujúcim chaotické, náhodne sa meniace napätia alebo prúdy. Rozoznávame niekoľko typov šumu, najčastejšie:

- výstrelový šum (shot noise) – je spôsobený náhodnými fluktuáciami nosičov náboja prechádzajúcimi cez potenciálové bariéry (PN priechod),
- blikavý šum (flicker noise) – je registrovaný v prípade pripojenia vonkajšieho zdroja, vzniká však v dôsledku nečistôt a porúch kryštalickej mriežky; je výrazný pri nízkych frekvenciách, príp. do ich MHz-hodnôt [4]. V prípade MOS tranzistorov pre jeho napätie platí závislosť:

$$u_n^2 = \frac{K_f \Delta f}{C_{ox} W L f} \quad (17)$$

kde K_f je materiálová konštanta týkajúca sa blikavého šumu, W , L sú šírka, resp. dĺžka kanála, C_{ox} je kapacita oxidovej vrstvy na jednotku plochy a f je frekvencia.

- tepelný šum (thermal noise) – je spôsobený tepelným pohybom nosičov náboja. Jeho prejav je najvýraznejší v porovnaní s inými typmi šumu. Ekvivalentné efektívne napätie takéhoto zdroja šumu s reálnou hodnotou rezistivity R je:

$$u_n^2 = 4kTR\Delta f \quad (18)$$

kde k je Boltzmannova konštanta s hodnotou $1,38 \cdot 10^{-23} \text{ J K}^{-1}$, T je absolútna teplota a Δf je šírka pásma, v rámci ktorej nás šum zaujíma. Pre MOS-FET je táto závislosť v podobe šumového napätia prepočítaného na vstup nasledovná:

$$u_n^2 = 4kT^2 \frac{1}{3g_m} \Delta f \quad (19)$$

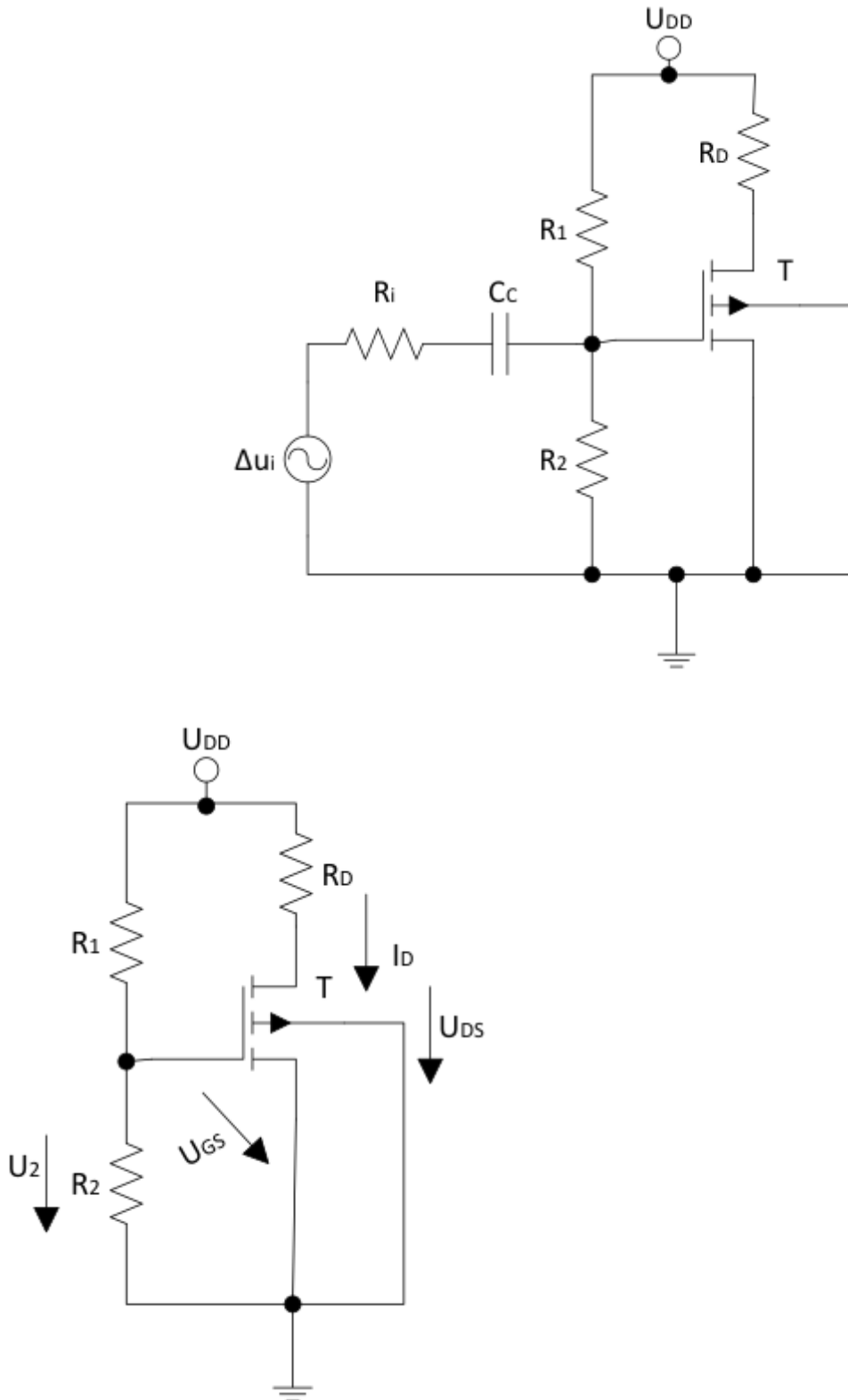
kde g_m je transkonduktancia. Ukazovateľom vplyvu elektronického zariadenia na šum, konkrétne na zvýšenie jeho úrovne obsiahnutej v užitočnom signáli, je šumové číslo, ako parameter zariadenia. Bezrozmerné šumové číslo F je definované pomerom signálu a šumu na vstupe S_i/N_i ku pomeru signálu a šumu na výstupe S_o/N_o zariadenia:

$$F = \frac{S_i/N_i}{S_o/N_o} [-] \quad (20)$$

Šumové číslo je teda závislé na technológii výroby (geometrické rozmery elektronických prvkov na čipe ako aj čistota materiálov a výrobný postup), ale taktiež od návrhu obvodu.

Analýza zosilňovača pre malé striedavé signály

Pre ilustráciu analýzy je v nasledujúcom použité zapojenie MOSFET so spoločným emitorom (CS) ako súčasť jednoduchého zosilňovača (Obr. 5). Opíšeme tzv. jednosmernú a striedavú analýzu, ktoré slúžia na určenie závislosti parametrov zosilňovača od obvodových prvkov [3].



Obr. 5 Hore: základná schéma jednovstupového zosilňovača s MOS-FET v zapojení CS (spoločný emitor). Dole: náhradná schéma zosilňovača pre jednosmernú analýzu.

Jednosmerná analýza, ako už bolo uvedené, umožňuje zistiť kludový pracovný bod tranzistora. Pre jednosmernú analýzu poslúži náhradná schéma na Obr. 5 vpravo, kde všetky kapacity sú rozpojené (indukčnosti by boli vyskratované), zdroje striedavého prúdu a napätia sú odpojené a tranzistor pracuje v jednosmernom režime. Keďže prúd hradla tranzistora T je nulový, napätie na R_2 je:

$$U_2 = U_{DD} \frac{R_2}{R_1 + R_2} \quad (21)$$

a pre U_{GS} platí: $U_{GS}=U_2$. Ďalej, už vieme, že I_D v pracovnom bode tranzistora vypočítame:

$$I_D = K_n(U_{GS} - U_{TN})^2 \quad (22)$$

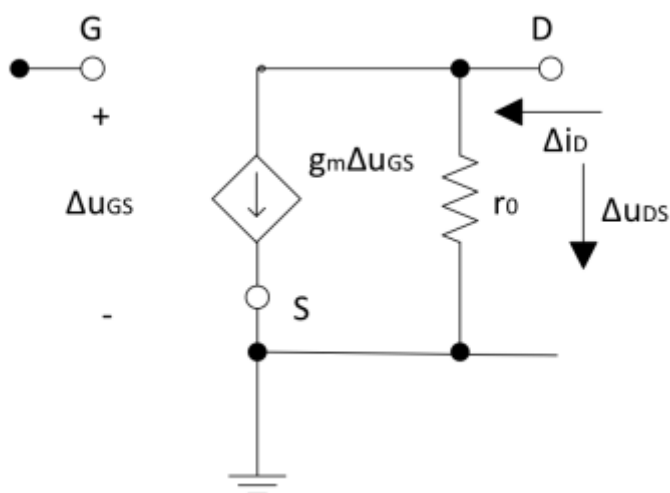
pričom prahové napätie U_{TN} zistíme z údajov konkrétnej MOS-technológie, K_n vypočítame podľa vzťahu (1), kde dosadíme hodnoty μ_n , C_{ox} , W , L tiež získané z údajov výrobcu. Potom pre U_{DS} v pracovnom bode:

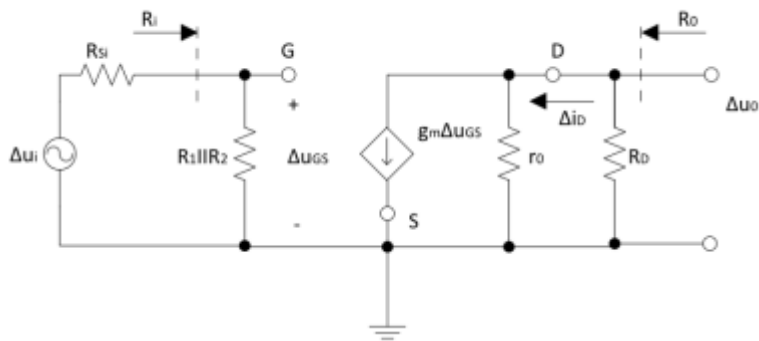
$$U_{DS} = U_{DD} - I_D R_D \quad (23)$$

Striedavá analýza zosilňovača

Cieľom tejto analýzy je zistiť zisk, vstupný a výstupný odpor, príp. spotrebu zosilňovača, ktorou pri svojej činnosti zatažuje zdroj napájacieho napätia. Tranzistor, ktorý má pracovať v zosilňovači pre malé striedavé signály, má kludový pracovný bod obvykle nastavený do stredu tzv. aktívnej alebo saturačnej oblasti, v ktorej rozmedzí tranzistor pracuje aj pri malých zmenách napätí a prúdov.

Obvod zosilňovača pre striedavú analýzu nahradzame jeho ekvivalentom (Obr. 6 vpravo) tak, že: tranzistory sú nahradené ich ekvivalentnými schémami (Obr. 6 vľavo) pre malé striedavé signály, s parametrami vypočítanými pre okolie kludového pracovného bodu, väzobné a bloko-vacie kapacitory sú nahradené skratom, oddeľovacie indukčnosti sú nahradené rozpojeným obvodom. Ďalej, jednosmerné napäťové zdroje sú nahradené skratom, a jednosmerné prúdové zdroje rozpojeným obvodom. Pasívne polovodičové prvky sú nahradené ich diferenciálnym odporom [2].





Obr. 6 Náhradná schéma tranzistora MOS (hore) a jednoduchého jednovstupového zosilňovača s tranzistorom MOS (dole) pre malé striedavé signály

Parametre tranzistora g_m a r_o môžeme vypočítať podľa rovníc (6), (7). Vstupný odpor zosilňovača R_i je:

$$R_i = \frac{R_1 R_2}{R_1 + R_2} \quad (24)$$

jeho výstupný odpor je

$$R_o = r_o || R_D \cong R_D \quad (25)$$

Kladné prírastkové napätie medzi hradlom a emitorm Δu_{GS} bude

$$\Delta u_{GS} = \left(\frac{R_i}{R_i + R_{Si}} \right) \Delta u_i \quad (26)$$

z čoho pre vstupné napätie Δu_i :

$$\Delta u_i = \left(\frac{R_i + R_{Si}}{R_i} \right) \Delta u_{GS} \quad (27)$$

Výstupné napätie Δu_o môžeme vyjadriť:

$$\Delta u_o = -g_m \Delta i_D = -g_m \Delta u_{GS} \left(\frac{r_o R_D}{r_o + R_D} \right) \quad (28)$$

a napäťový zisk potom:

$$A_u = \frac{\Delta u_o}{\Delta u_i} = -g_m \left(\frac{r_o R_D}{r_o + R_D} \right) \left(\frac{R_i}{R_i + R_{Si}} \right) \cong -g_m R_D \quad (29)$$

Záporné znamienko pred výsledným výrazom v (29) hovorí o opačnej orientácii prírastkového výstupného napätia vzhľadom k vstupnému, alebo inak, že zosilňovač s tranzistorom v zapojení CS mení fázu o 180 stupňov.

Záver

Tento príspevok je prvou časťou dvojdielného článku. V druhej časti bude opísaný stručný teoretický rozbor kaskódového zapojenia, ako veľmi častej schémy zosilňovačov pre GHz-oblasť, ďalej konkrétna schéma nášho návrhu, výsledky jeho

simulačných analýz, a niekoľko aspektov pre začiatok návrhu morfológických masiek pre výrobu navrhnutého integrovaného zosilňovača.

Podakovanie



Podporujeme výskumné aktivity na Slovensku/ Projekt je spolufinancovaný zo zdrojov EÚ. Tento článok bol vypracovaný v rámci projektu "Centrum excelentnosti integrovaného výskumu a využitia progresívnych materiálov a technológií v oblasti automobilovej elektroniky", ITMS 26220120055.

Literatúra

1. D. A. Neamen: Microelectronics: Circuit analysis and design. Fourth edition. McGraw-Hill, 2010. ISBN 978-0-07-338064-3
2. Ch.-Z. Chen, J.-H. Lee, Ch.-Ch. Chen, Y.-Sh. Lin: An Excellent Phase-Linearity 3.1-10.6 GHz CMOS UWB LNA Using Standard 0.18 gm CMOS Technology, in Proceedings of Asia-Pacific Microwave Conference, 2007.
3. J. Dobeš, V. Žalud: Moderní radiotechnika, Techn. literatura BEN, Praha 2006, ISBN 80-7300-132-2.
4. P. R. Gray, R. G. Meyer, P. J. Hurst, S. H. Lewis: Analysis and Design of Analog Integrated Circuits, 4th ed. New York, NY, USA: John Wiley & Sons, Inc., 2001
5. E. Zencir, N. Dogan, E. Arvas, M. Ketel: A Low-power low-noise amplifier in 0,35 μm SOI CMOS technology, in Circuits and Systems, 2003, ISCAS'03, Proceedings of conference, pp. 293-296.
6. D. Dunwell: K-Band Low-Noise Amplifier Design in CMOS Technology, a master thesis, Queen's University, Kingston, Ontario, Canada, August 2006

Spoluautorom článku je Peter Korenko, Department of Electronics and Multimedia Communications, Faculty of Electrical Engineering and Informatics, Technical University of Košice, Slovak Republic
